

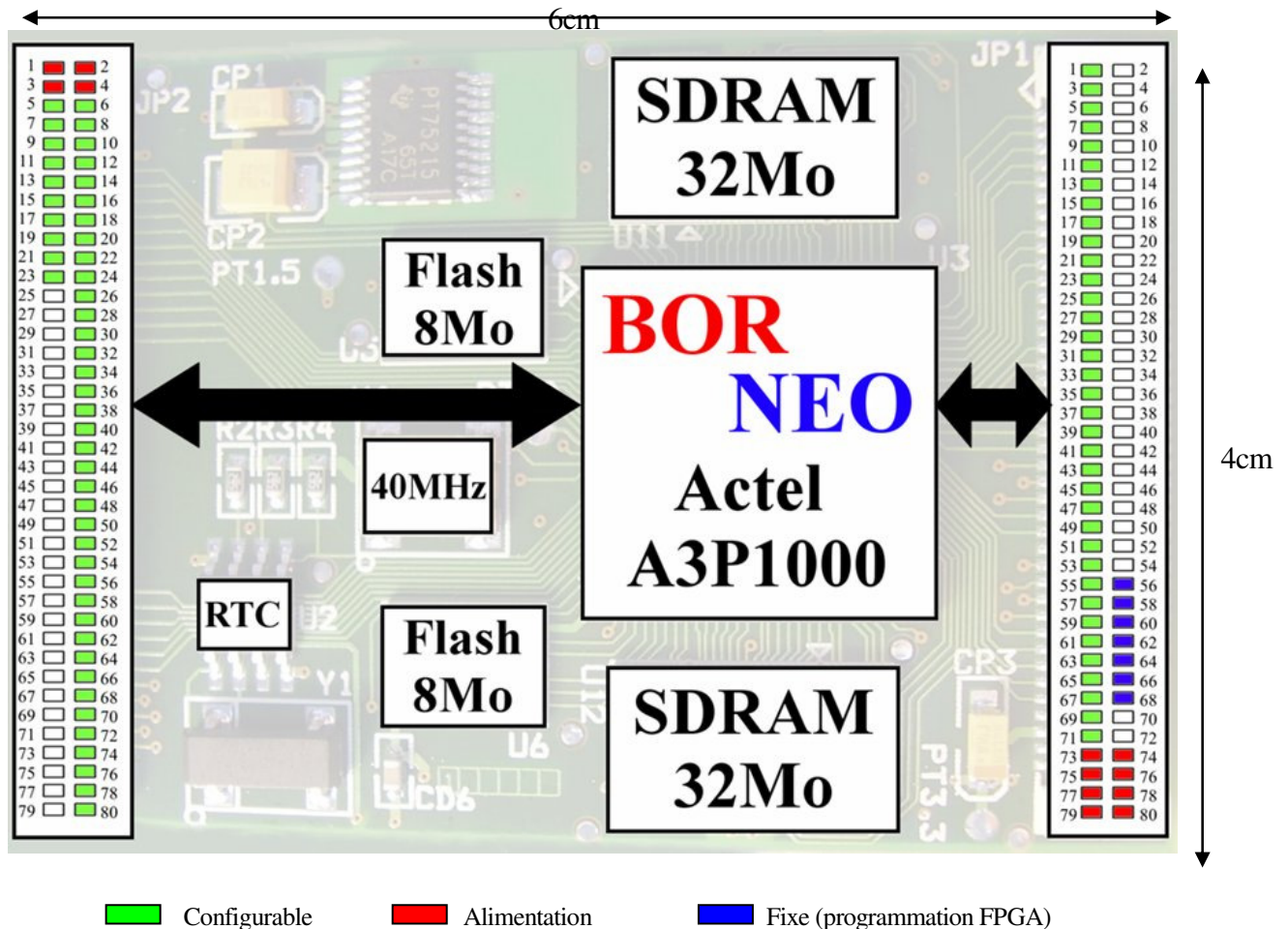


# Advanced Electronic Design

## Arkéon

### Module processeur embarqué configurable

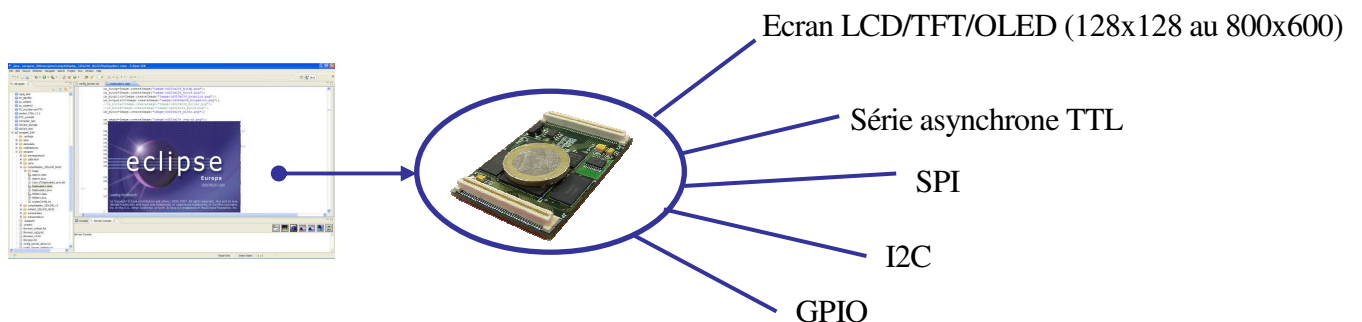
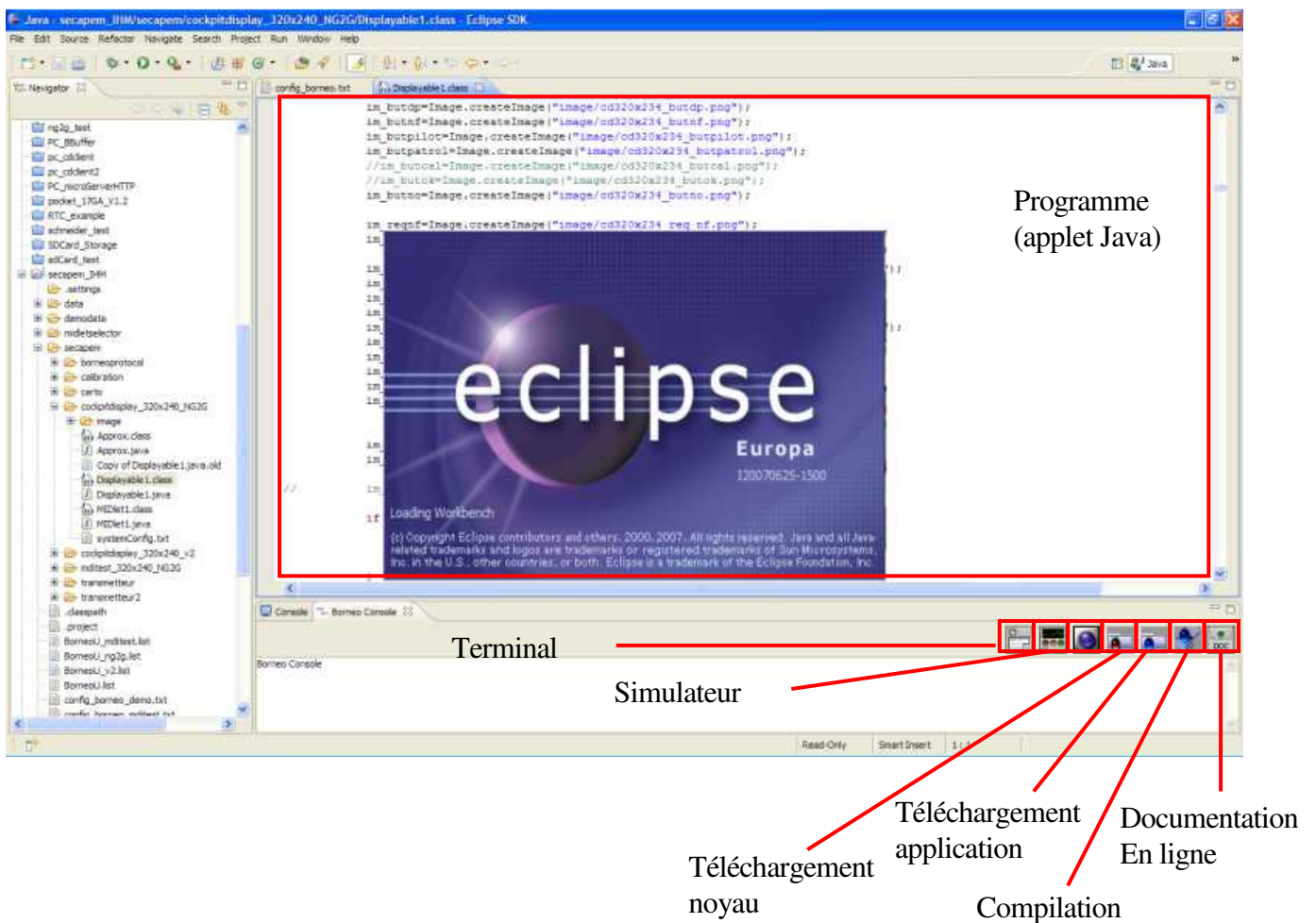
La carte Arkéon programmable au niveau matériel et au niveau logiciel permet de cibler une très large gamme d'applications. Cette carte est composée d'un FPGA Actel A3P1000, de deux SDRAM de 32 Mo chacune, de deux mémoires Flash de 8 Mo chacune, d'une horloge temps réel et de deux connecteurs 80 broches. Le FPGA est relié directement au reste des composants. Cette architecture permet une grande liberté quant à la configuration du FPGA. Prévue pour être intégrée dans de petits systèmes, elle ne mesure que 6cmx4cm.



L'interface de cette carte fille est composée de deux connecteurs 80 points (177983-3 Carte mère : 177984-3). 84 broches sont directement reliées au FPGA et peuvent donc être configurées au dernier moment pour les besoins de l'application.

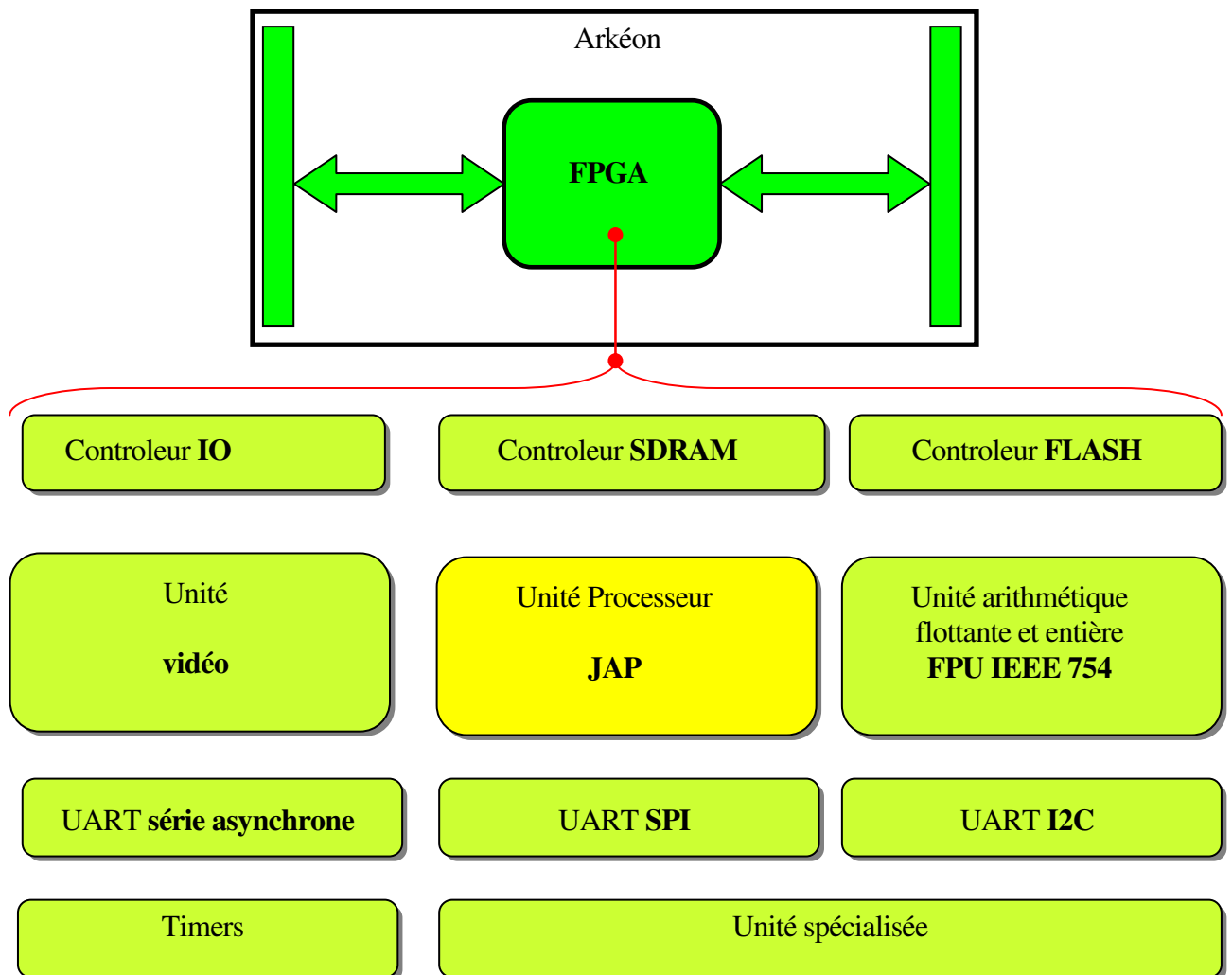
Chaque broche peut se configurer individuellement en IO TTL (par exemple pour piloter un écran TTL) ou en liaison série/SPI/I2C. Cette configuration est effectuée à la demande du client.

En fonction de la configuration du FPGA le module Arkéon ciblera différentes applications. Tous les modules présentés ci-dessous se programment en Java. Le développement d'applet Java pour la mini Arkeon s'effectue avec l'outil de programmation **Eclipse**. Une fenêtre intégrée dans **Eclipse** permet de générer et de télécharger le programme dans la carte via une liaison USB. L'environnement de développement fonctionne sous **Windows Vista/XP** et **Linux**.



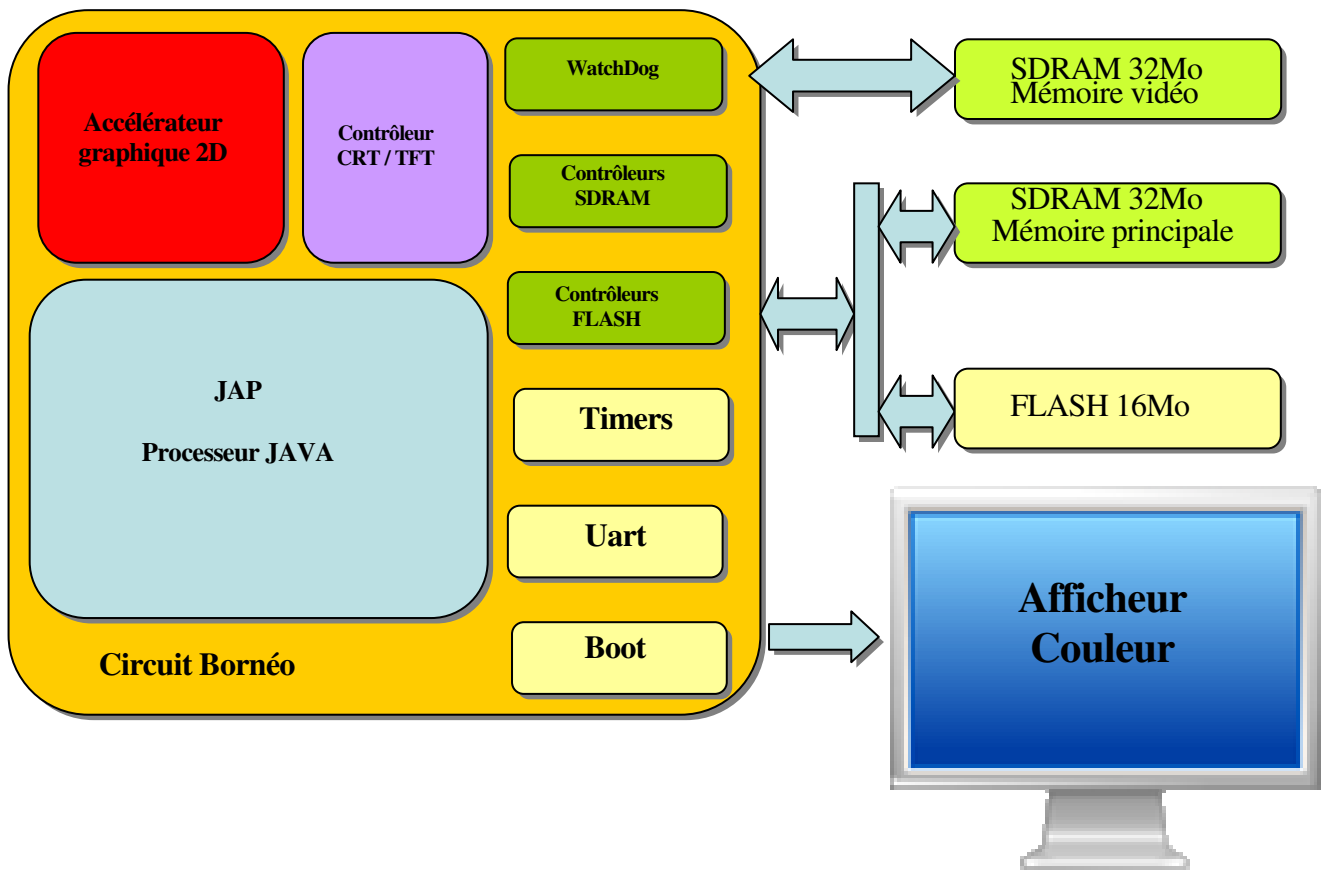
## Configuration du FPGA

Le composant programmable (FPGA) peut être configuré à l'aide de différents blocs. Les besoins de l'application définiront les blocs à intégrer dans le FPGA. Ainsi, un équipement doté d'un écran TFT couleur, nécessitera obligatoirement le bloc « contrôleur vidéo ». Un équipement totalement enfoui principalement utilisé pour le calcul nécessitera le bloc « FPU IEEE754 » permettant d'effectuer rapidement des calculs en virgule flottante. Quelques exemples de plateformes sont cités dans la suite de ce document. Les blocs disponibles sont :



### Module : Contrôleur Graphique

Chargée avec la configuration Bornéo, le module Mini-Arkéon permettra de réaliser des systèmes embarqués munis d'un écran couleur (tactile). Borneo comprend un processeur JAP (Java Processor), un contrôleur vidéo, un décodeur vidéo, un watchdog, des liens séries (SPI, I2C, RS) et des GPIOs.



Une partie de la mémoire SDRAM (32Mo) est utilisée pour stocker les images utilisées par l'Interface Homme Machine. D'autre part, cette mémoire est aussi utilisée par l'unité « contrôleur TFT » pour y stocker les buffers vidéos et alimenter l'écran en pixels.

L'autre partie de la mémoire SDRAM (32Mo) est utilisée par le processeur pour y stocker et exécuter l'Applet Java.

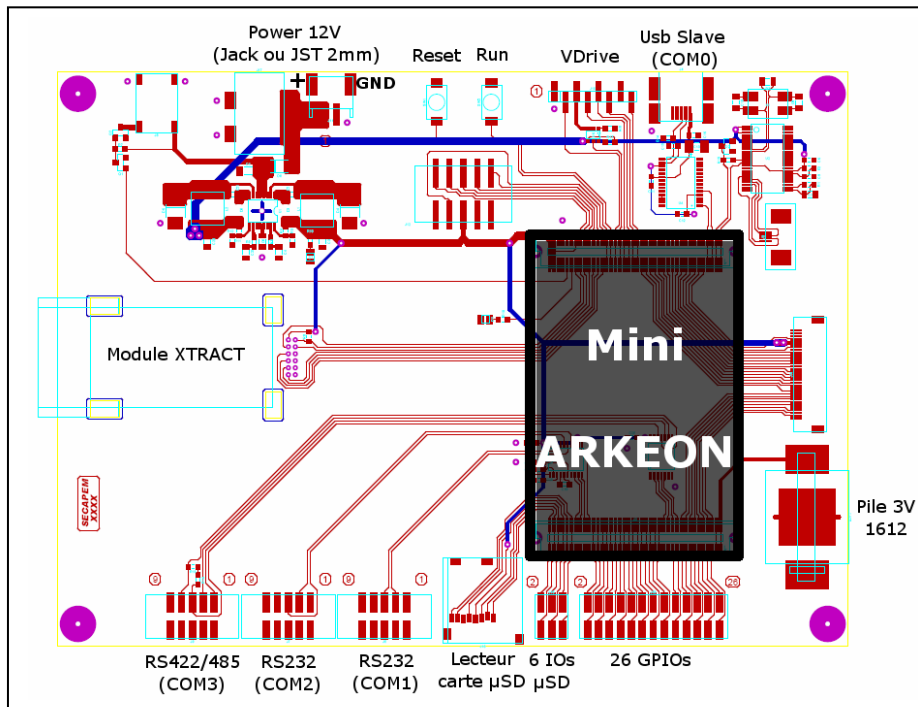
Les deux mémoires flash (16Mo) sont reliées au processeur Java.

Environ 40 broches restent disponibles pour les entrées/sorties diverses (GPIO, SPI, I2C, ...).

Exemple : SmartDisplay

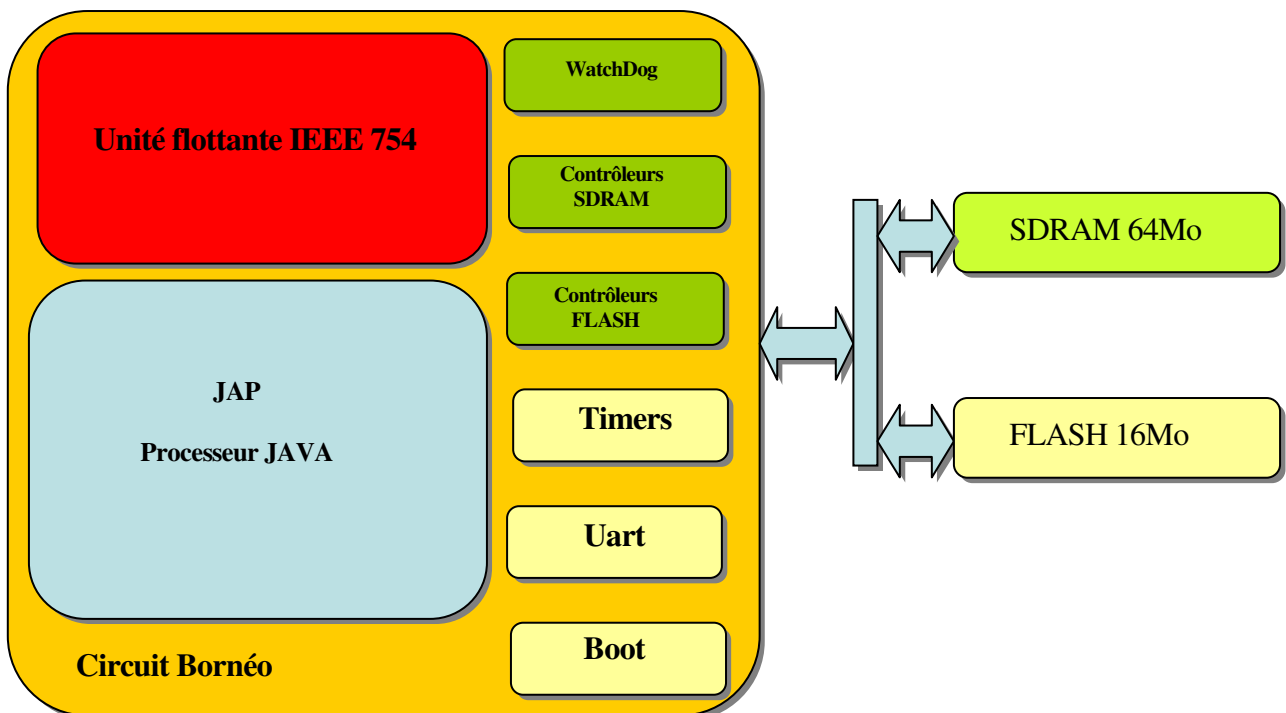


Le smartDisplay est un produit semi-fini prêt à être intégré. Il comprend un écran couleur tactile 5,7 pouces VGA (640x480) et une carte de pilotage. La carte de pilotage est composée de la carte fille MiniArkeon et d'une carte d'interface. La MiniArkeon assure l'exécution de l'application et la gestion de l'écran tandis que la carte d'interface fournit l'alimentation et les connecteurs nécessaires aux entrées/sorties.



### *Module : Calcul flottant*

Dans cette configuration une unité flottante IEEE-754 est reliée au processeur Java. Cette unité permet d'effectuer très rapidement les calculs flottants (*float* et *double*).



La totalité de la mémoire (64Mo) est reliée au processeur Java ainsi que la totalité de la mémoire Flash (16Mo).

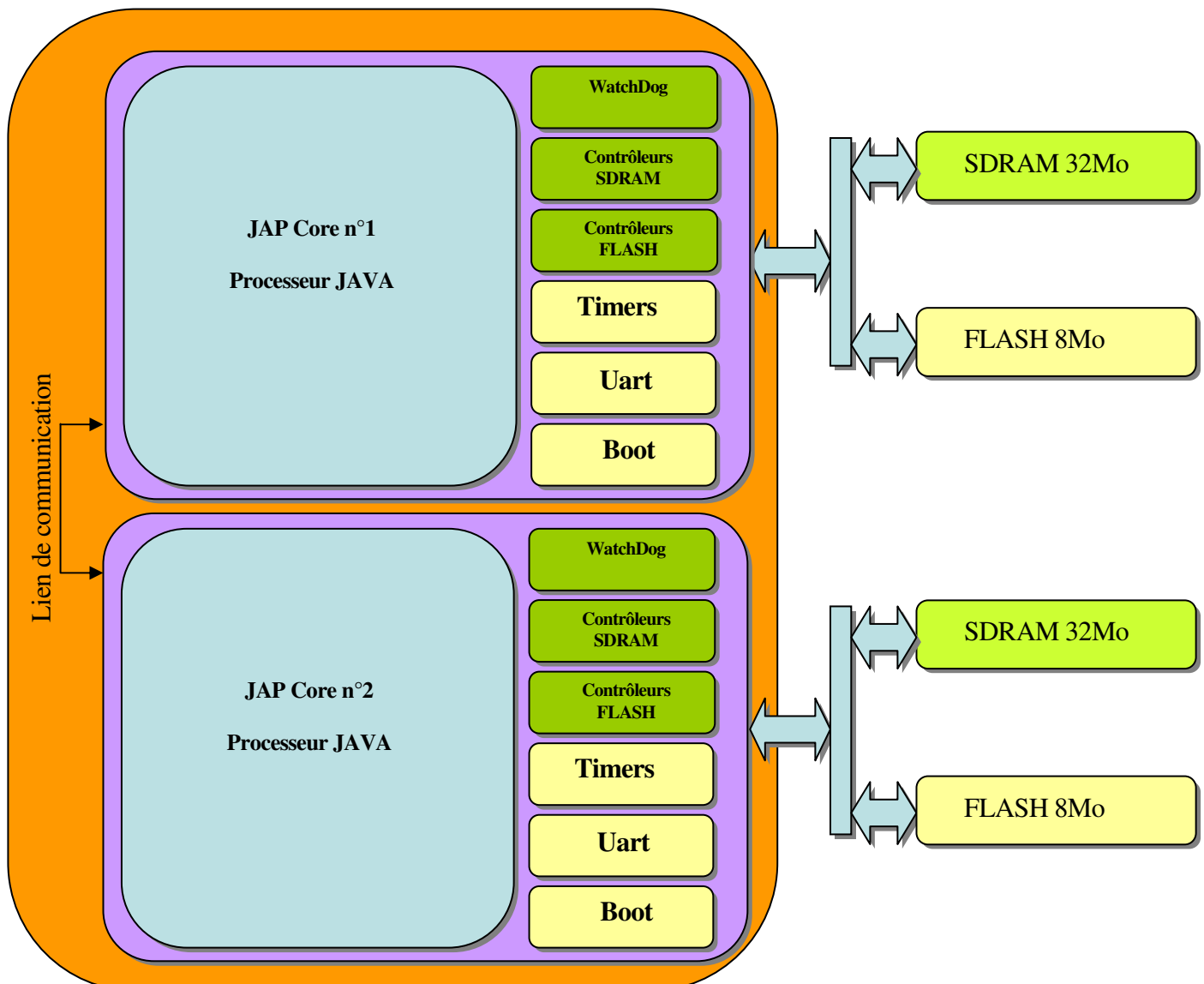
Environ 40 broches restent disponibles pour les entrées/sorties diverses (GPIO, SPI, I2C, ...).

### ***Module : Dual Core***

Dans cette configuration deux processeurs JAP sont intégrés dans le FPGA. Ils possèdent chacun leur propre mémoire RAM (32Mo) et mémoire Flash(8Mo). Les espaces de travail de chaque processeur sont ainsi parfaitement protégés.

Cette configuration permet de doubler les performances de traitement de la carte. Un processeur peut aussi être utilisé pour gérer un processus critique et ainsi assurer les meilleurs temps de réponse.

Un lien de communication interne permet aux deux processeurs de dialoguer entre eux.



## Module : Spécifique

Le processeur JAP prend moins de 40% de l'Actel A3P1000. La place libre permet d'y ajouter des fonctions spécifiques à une application donnée : cryptologie, traitement du signal, unités DSP (MAC), etc. Ces unités peuvent utiliser une mémoire SDRAM ou FLASH. Dans le cas contraire ces ressources seront affectées au processeur. Le contrôleur graphique (voir module *contrôleur graphique*) est un exemple d'unité utilisant la mémoire SDRAM.

