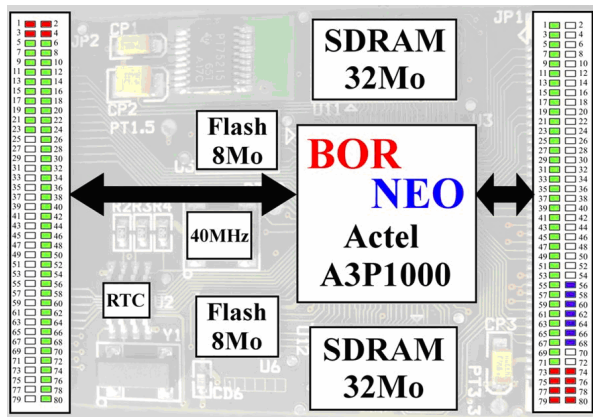
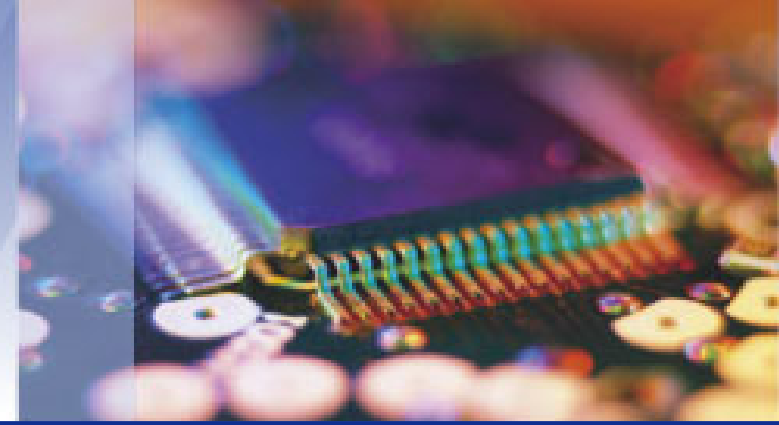


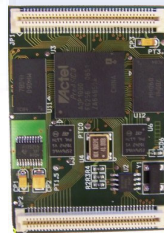
Carte Processeur JAP

La carte programmable JAP permet de cibler une très large gamme d'applications. Cette carte composée d'un FPGA Actel A3P1000, de deux mémoires SDRAM, de deux mémoires Flash, d'une horloge temps réel et de deux connecteurs IO de 80 broches.

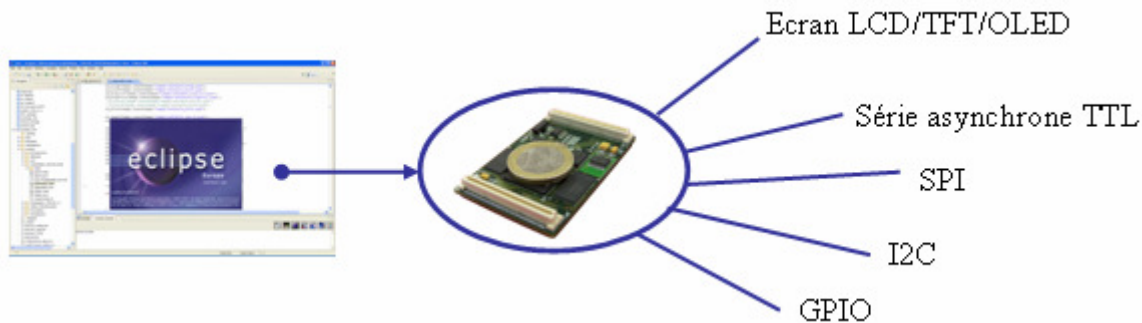
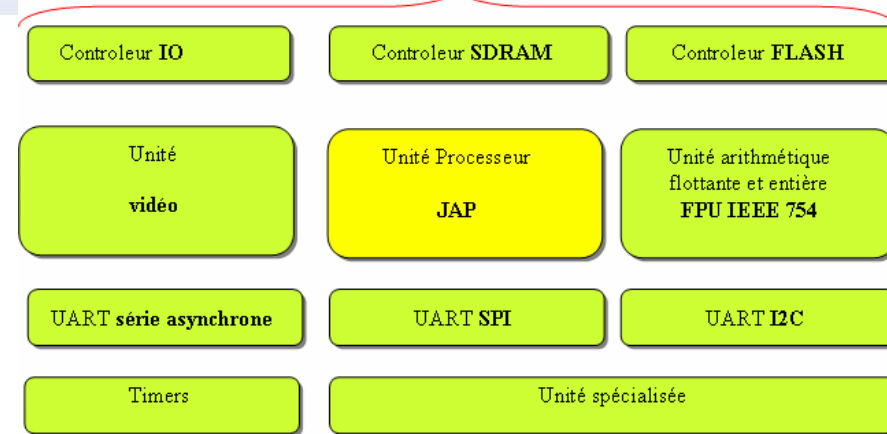
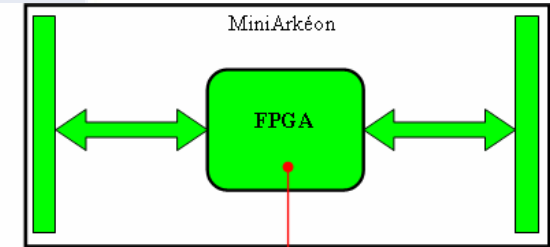
La carte intègre l'IP du processeur JAP directement dans les composants FPGA d'ACTEL. Cette IP permet de disposer immédiatement d'un environnement de développement complet **Eclipse** et d'un langage de programmation de haut niveau JAVA.



84 broches IO sont directement reliées au FPGA et peuvent être configurées (en vert sur le dessin) individuellement en IO TTL ou en liaison série/SPI/I2C.



- FPGA ACTEL A3P1000 (FG256)
- 16 Mo de mémoire FLASH
- 64 Mo de mémoire SDRAM vidéo
- 1 horloge temps réel
- 84 broches configurables
- Gamme de température -10° à 70°
- Alimentation en 3.3V
- Dimensions : 6 cm x 4 cm



Le développement d'applet Java pour l'IP JAP s'effectue avec l'outil de programmation **Eclipse**. Un simulateur, directement accessible à partir du Plugin **Eclipse-Borneo**, permet : de tester vos applications, d'afficher des messages de simulation et d'estimer précisément le temps d'exécution.

La société AED propose un certain nombre de blocs IP validés. Les IP disponibles sont : un processeur JAP, une FPU IEEE 754, une unité vidéo, des timers, des contrôleurs SDRAM FLASH IO, des UART Série asynchrone SPI I2C et des unités spécialisées (convolution, corrélation, détection contour, ...)

