

Advanced Electronic Design



AED

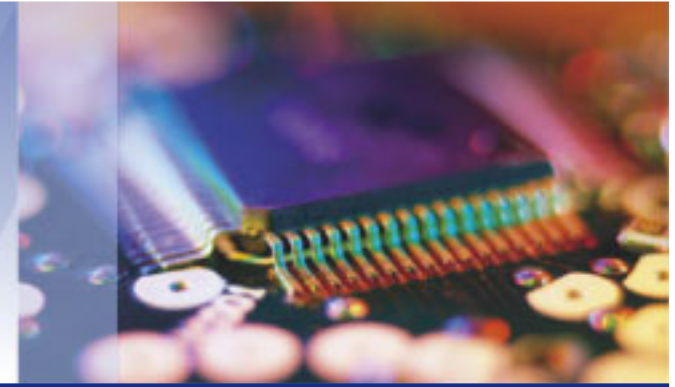
3 rue de l'éperon - 77000 Melun

Tél : 01 64 52 16 96 - www.a-e-d.com



AED

Présentation



■ Historique

- SA fondée en 1997 par deux chercheurs en micro électronique.

■ Champs d'activité

- Conception d'architectures pour circuits FPGA.
- Conception de circuits intégrés.
- Développement systèmes complets (hard et Soft).

■ Produit

- Solution JAVA pour applications embarquées.



AED

Services FPGA



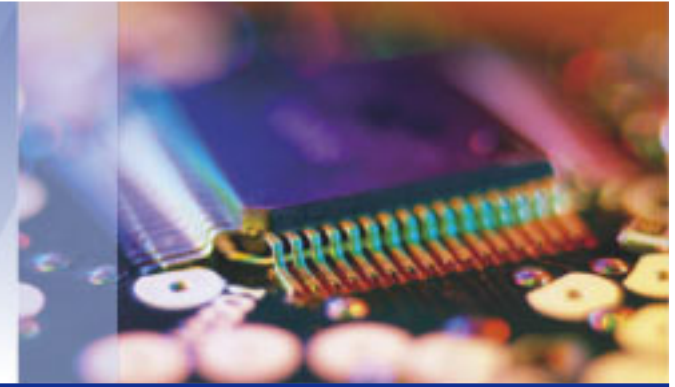
Développement d'architecture pour FPGA (XILINX, ALTERA, ACTEL)

- Micro processeur T805 pour des applications spatiales (CNES).
- Accélérateur matérielle d'algorithme de vision robotique 3D pour les futures missions spatiales sur Mars (CNES).
- Elaboration d'architecture résistante aux radiations et ions lourds (CEA-DAM)
- Traitement d'image pour endoscope (filtrage, zoom, capture, incrustation)
- Décompresseur vidéo simplifié (affichage de séquence vidéo)
- Etude et réalisation d'un système Bi-processeur (EADS)
- Unité de calcul en virgule flottante et virgule fixe (FPU).
- Conception d'un cœur de DSP compatible au 2101 d'Analog Devices (ATMEL).
- Module d'interconnexions entre des opérateurs arithmétiques complexes et un bus AMBA maître (AHB) et esclaves (APB). (EADS)
- Interface homme machine pour radios militaires cryptées (THALES)
- Module de traitement du signal pour la reconnaissance de tir canon à partir de capteur acoustique (filtrage, mise en forme du signal et reconnaissance de l'onde)
- Systèmes de gestion d'informations pour les pilotes d'avions d'armes lors de l'entraînement au tir réelle canon et missile
- Etude d'une architecture massivement parallèle pour machine de décryptage.

AED

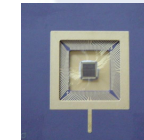
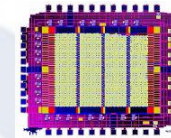
AED

Services VLSI



Conception de circuits intégrés VLSI

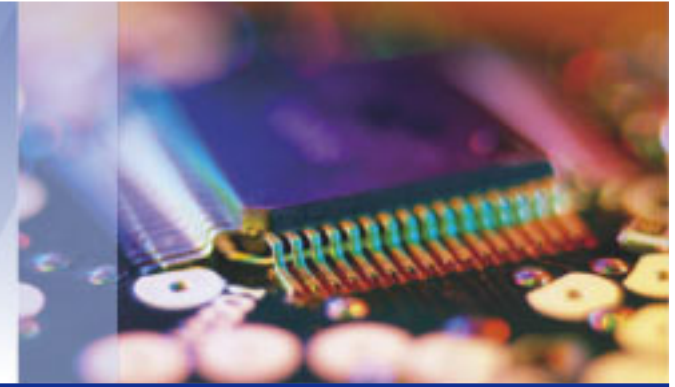
- Circuit de segmentation d'image en technologie SOI 0.18 μm .
- Processeur compatible JAVA en technologie AMS 0.35 μm .
- Circuit de convolution 2D en technologie ATMEL 0.7 μm



AED

AED

Services logiciel



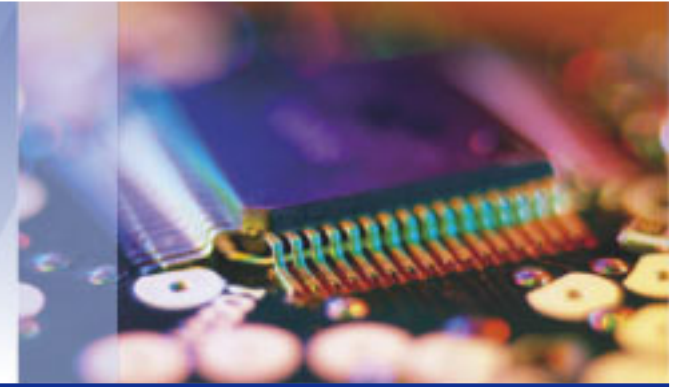
Développement logiciel

- Compilateur C pour le processeur JAP
- Système d'exploitation préemptible de taille minimum
- Machine virtuelle Java embarquée
- Outils de conception utilisateur JAP (plugin Eclipse)
- Applications embarquées (Java, C, Assembleur)
- Programmation assembleur d'algorithme de traitement du signal sur processeur DSP

AED

AED

Catalogue IP



Catalogue IP pour conception VLSI et FPGA.

Arithmétique : additionneur, multiplieur, racine carrée et diviseur en virgule fixe et virgule flottante (FPU).

Arithmétique complexe : Multiplieur accumulateur, convolution, corrélation, détection de contour dans une image, ...

Modules d'interconnexions : Wrapper AMBA maître (AHP) et esclave (APB)

Contrôleurs mémoires : SRAM, SDRAM, FLASH, SDCard, UART, bus I2C, bus SPI, GPIO

Vidéo : Contrôleur vidéo pour écran VGA et écran TFT couleur, accélérateur graphique, décodeur vidéo simplifié (affichage de séquence vidéo)

Microprocesseur 32 bits JAP

AED